

# EUROPEAN PATENT OFFICE

## Patent Abstracts of Japan

PUBLICATION NUMBER : 10260430  
 PUBLICATION DATE : 29-09-98

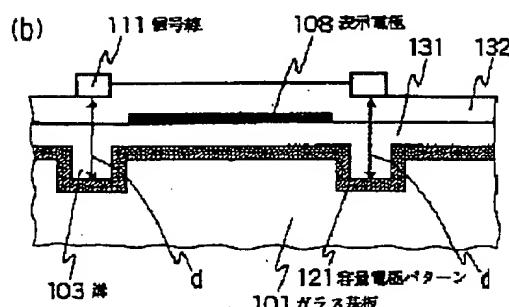
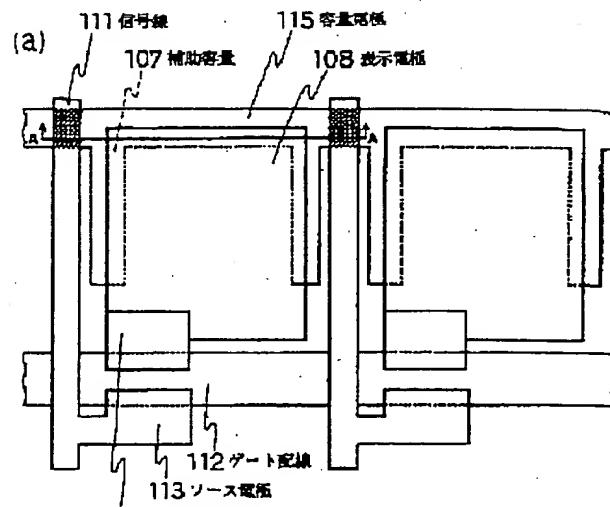
APPLICATION DATE : 19-03-97  
 APPLICATION NUMBER : 09066425

APPLICANT : ADVANCED DISPLAY:KK;

INVENTOR : NISHIMURA TAKASHI;

INT.CL. : G02F 1/136 G02F 1/1343 H01L  
 29/786 H01L 21/336

TITLE : TFT LIQUID CRYSTAL DISPLAY DEVICE



**ABSTRACT :** PROBLEM TO BE SOLVED: To reduce the capacitive coupling between an array wire and a capacity electrode while maintaining light shield property and to obtain a high aperture rate by forming part of the capacity electrode on the internal surface of a groove with an overlap in a plane while maintaining insulation from a column selection line.

SOLUTION: The capacity electrode 121 at a place overlapping with part of the capacity electrode 121, i.e., a signal line 111 (column selection line) in a plane is formed on the internal surface of a recessed part, i.e., groove 103 formed on the top surface of an insulating substrate, i.e., glass substrate 101 at right angles to its top surface. The signal line 111 is positioned above the glass substrate 101 by the thickness of 1st and 2nd inter-layer insulating films 131 and 132 without touching the glass substrate 101. Thus, the 1st and 2nd inter-layer insulating films 131 and 132 are interposed to insulate part of the capacity electrode 121 formed on the internal surface of the groove 103 from the signal line 111. Therefore, the signal line 111 is insulated from other parts by the inter-layer insulating films 131 and 132.

COPYRIGHT: (C)1998,JPO

(19)日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-260430

(43)公開日 平成10年(1998)9月29日

(51)Int.Cl.<sup>6</sup>  
G 0 2 F 1/136  
H 0 1 L 29/786  
識別記号  
5 0 0  
1/1343  
21/336

F I  
G 0 2 F 1/136  
H 0 1 L 29/78  
5 0 0  
1/1343  
6 1 2 D

審査請求 未請求 請求項の数5 OL (全7頁)

(21)出願番号 特願平9-66425  
(22)出願日 平成9年(1997)3月19日

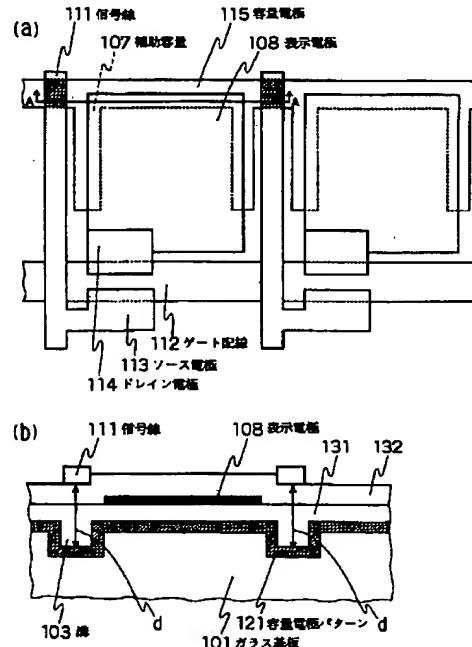
(71)出願人 595059056  
株式会社アドバンスト・ディスプレイ  
熊本県菊池郡西合志町御代志997番地  
(72)発明者 西村 尚  
熊本県菊池郡西合志町御代志997番地 株  
式会社アドバンスト・ディスプレイ内  
(74)代理人 弁理士 朝日奈 宗太 (外1名)

(54)【発明の名称】 TFT液晶表示装置

### (57)【要約】

【課題】 従来のTFT液晶表示装置の開口率を低下させることなく、かつ、層間絶縁膜の膜厚を厚くすることなく、容量電極と列選択線との容量結合を低減した低消費電力のTFT液晶表示装置を提供する。

【解決手段】 本発明のTFT液晶表示装置は、絶縁性基板上に行選択線および列選択線が互いに絶縁性を保ちながら交差させられて配設されており、画素ごとに絶縁膜を介してスイッチング素子と表示電極とが設けられており、さらに該表示電極の一部に対向して容量電極が設けられており、前記表示電極と、対向基板に形成される共通電極とのあいだに液晶層が挟持されてなるアクティマトリクス型液晶表示装置であって、前記容量電極の一部が、前記絶縁性基板の上面に、該上面に垂直な方向に形成された溝の内面に形成されてなる。



## 【特許請求の範囲】

【請求項1】 絶縁性基板上に複数の行選択線および複数の列選択線が互いに絶縁性を保ちながら交差させられて配設されており、前記行選択線と前記列選択線によって区画された領域である画素ごとに絶縁膜を介してスイッチング素子と表示電極とが設けられており、さらに該表示電極の一部に対向して前記表示電極とのあいだで補助容量を形成する容量電極が設けられており、前記表示電極と、前記絶縁性基板に対向して設けられる対向基板の前記絶縁性基板側の表面に形成される共通電極とのあいだに液晶層が挟持されてなるアクティブマトリクス型TFT液晶表示装置であって、前記容量電極の一部が、前記絶縁性基板の上面に、該上面に垂直な方向に形成された溝の内面に形成されてなることを特徴とするTFT液晶表示装置。

【請求項2】 前記容量電極の一部が前記溝の内面に形成されるとともに前記列選択線と互いに絶縁性を保ちながら平面上は重なるように形成されてなる請求項1記載のTFT液晶表示装置。

【請求項3】 前記容量電極の一部が前記溝の内面に形成されるとともに前記列選択線と互いに絶縁性を保ちながら平面上は重なるように形成されてなり、かつ、前記補助容量が前段の行選択線に接続されてなる請求項1記載のTFT液晶表示装置。

【請求項4】 前記容量電極の一部が前記溝の内面に形成されるとともに前記列選択線と互いに絶縁性を保ちながら平面上は重なるように形成されてなり、かつ、前記補助容量が前記行選択線以外の共通配線に接続されてなる請求項1記載のTFT液晶表示装置。

【請求項5】 前記溝の内面に形成される前記容量電極の一部の膜厚が500～3000Åである請求項1記載のTFT液晶表示装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明はアクティブマトリクス型TFT液晶表示装置に関する。さらに詳しくは、アクティブ素子として薄膜トランジスタ(thin film transistor、以下、単にTFTという)を用いるTFT液晶表示装置に関する。

## 【0002】

【従来の技術】TFT液晶表示装置は表示のカラー化が進み、OA機器を中心にその市場が急速に拡大しており、とくに高精細化および大画面化と動画表示など表示品位向上の要求からアクティブマトリクス型TFT液晶表示装置の成長が大きいものとなっている。アクティブマトリクス型TFT液晶表示装置は、各画素毎に設けたたとえは薄膜トランジスタのような能動スイッチング素子によって、表示電極に画像信号を選択的に印加して液晶を駆動できるようにし、高コントラスト比、高速応答かつクロストークのない画像表示をえようとするもので

10

20

30

40

50

ある。

【0003】従来の一般的なアクティブマトリクス型TFT液晶表示装置は、主として、絶縁性基板、対向基板、および両基板によって挟持される液晶層からなる。絶縁性基板上には行選択線である複数の走査線と列選択線である複数の信号線とが、互いに絶縁性を保ちながら交差して交点を形成するように配設され、行選択線と列選択線によって区画される各領域を画素といい、前記交点部分には画素ごとに1個ずつスイッチング素子であるTFTが設けられる。

【0004】図3は従来の一般的なアクティブマトリクス型TFT液晶表示装置の電気的等価回路図である。図3において、1は行選択制御回路であり、2は列駆動回路であり、3は走査線であり、4は信号線であり、5はTFTであり、6は液晶容量であり、7は補助容量である。図3に示されるように、複数の走査線3と複数の信号線4との各交点部分にはTFT5を設け、このTFTに表示電極容量、液晶容量6および補助容量7が接続されている。表示電極容量は、液晶層を駆動するための表示電極の容量成分であり、電気的には液晶容量および補助容量と並列になる。行選択制御回路1は、複数の走査線3に対して順次、ゲート選択パルスを印加する。列駆動回路2は、前記ゲート選択パルスに同期して、ゲート選択パルスが印加された走査線1ライン分の画像信号を複数の信号線に出力し、各画素のTFTのソースを駆動する。選択された画素のTFTは、ゲート選択パルスが印加されている期間は導通状態になっており、そのとき信号線に出力されている画像信号に応じたソース電極の電気的变化がドレイン電極へ伝えられ、表示電極容量、液晶容量および補助容量に電荷が蓄積されることによって液晶層が駆動される。すなわち前記表示電極容量、液晶容量および補助容量が、TFTの駆動すべき負荷容量となっている。ゲート選択パルス印加がつきの走査線に移ると、前記1ライン分のTFTは非導通状態となり、蓄積された電荷はつきに選択されるまでの期間、保持されることになる。保持期間中はリーク電流によって蓄積電荷が減少するために、表示電極の電位が変動するが、この電位変動を可能な限り小さく抑えるために、各画素毎に補助容量を設けるのが一般的な設計となっている。

【0005】前記のような構成および動作のTFT液晶表示装置において、主要な性能指標の一つに開口率がある。これは、一画素領域で光(バックライト等により照射される光)が透過することのできる部分の面積の割合を示すものであり、開口率が大きいほど同一の消費電力であれば高輝度を実現でき、同一の輝度であれば低消費電力を達成することができる。

【0006】高開口率化技術のひとつに「BMオンアレイ」がある。これは対向基板(カラーフィルタ)のブラックマスク(black mask)、またはブラックマトリクス(blackmatrix)のパターン(以下、単にBMパターンとい

う)あるいはそのパターンの一部を、TFTアレイ基板側のパターンで置き換えるものであり、対向基板との重ね合せ精度に対するマージンを小さくとることができるために、高開口率を実現できる。図4にその例を平面説明図として示し、図4中に示したA-A線における断面を図5に断面説明図として示す。図4および図5において、7は補助容量C<sub>s</sub>であり、8は表示電極であり、11は信号線であり、12はゲート配線であり、13はソース電極であり、14はドレイン電極であり、15は容量電極であり、21はガラス基板であり、22は容量電極パターンであり、31は第1層間絶縁膜であり、32は第2層間絶縁膜である。図4に示す例では容量電極のパターンをU字型とし、表示電極の4辺のうち、表示電極がドレイン電極と接続される辺を除く3辺の辺縁部の領域を補助容量として形成している。このとき、容量電極のパターンのうちで信号線と平行な部分は遮光のためのパターンを兼ねることが可能である。ただし、このばかりは信号線と容量電極パターンとの容量結合を避けるために、垂直方向だけでなく平面的にも開口率を低減させない範囲でパターン間隔をあけるためのスペースを設けるようにしており、遮光のパターンを兼ねることはしていないので、遮光性を確保するためには前記スペースを遮光するためのBMパターンが対向基板上に必要となる。

## 【0007】

【発明が解決しようとする課題】従来のTFT液晶表示装置は以上のように構成されているので、つぎのような問題を生じることがあった。

【0008】すなわち、補助容量C<sub>s</sub>を形成するための容量電極パターンをBMパターンの一部として使用するばかりにおいて、所望の補助容量値を設定するための、容量電極パターンと表示電極パターンとのオーバーラップ部以外に、図5に破線で示すように、遮光性を向上させるために信号線とのオーバーラップが必要となるが、前記オーバーラップは電気的には信号線と容量電極との不要な容量結合を生じさせることになる。これは信号線を駆動するための列駆動回路に対する負荷容量が増加することを意味し、消費電力を大きくして回路の駆動能力を大きくしないと期待どおりの表示がえられないことになる。さらに容量電極を介して信号線の不要な電気的変化が表示電極に伝わり、表示品質を低下させることになる。また、構造上からも信号線と容量電極とのあいだの層間短絡が発生する可能性が極めて高くなる。前記信号線と容量電極との不要な容量結合を低減するために、信号線層と容量電極層のあいだの層間絶縁膜（一般的にはシリコン窒化膜あるいはシリコン酸化膜などからなる絶縁膜）の膜厚を厚くすることが当然考えられるが、前記層間絶縁膜はTFTのゲート絶縁膜と共通であるばかりが多いために、厚くするとトランジスタ特性が劣化してしまうという不具合が生じる。

【0009】本発明は前述のような問題点を解決するためになされたものであり、従来の開口率を低下させることなく、かつ、層間絶縁膜の膜厚を厚くすることなく補助容量C<sub>s</sub>を構成する容量電極と列選択線との容量結合すなわち負荷容量を低減した低消費電力のTFT液晶表示装置を提供することを目的とする。

## 【0010】

【課題を解決するための手段】本発明のTFT液晶表示装置は、絶縁性基板上に複数の行選択線および複数の列選択線が互いに絶縁性を保ちながら交差させて配設されており、前記行選択線と前記列選択線とによって区画された領域である画素ごとに絶縁膜を介してスイッチング素子と表示電極とが設けられており、さらに該表示電極の一部に対向して前記表示電極とのあいだで補助容量を形成する容量電極が設けられており、前記表示電極と、前記絶縁性基板に対向して設けられる対向基板の前記絶縁性基板側の表面に形成される共通電極とのあいだに液晶層が挟持されてなるアクティブマトリクス型TFT液晶表示装置であって、前記容量電極の一部が、前記絶縁性基板の上面に、該上面に垂直な方向に形成された溝の内面に形成されてなることを特徴とする。

【0011】前記容量電極の一部が前記溝の内面に形成されるとともに前記列選択線と互いに絶縁性を保ちながら平面上は重なるように形成されてなることが遮光性を維持しつつ、列配線と容量電極間の容量結合低減を実現し、高開口率化を達成できる点で好ましい。

【0012】前記容量電極の一部が前記溝の内面に形成されるとともに前記列選択線と互いに絶縁性を保ちながら平面上は重なるように形成されてなり、かつ、前記補助容量が前段の行選択線に接続されてなることが遮光性を維持しつつ、列配線と容量電極間の容量結合低減を実現し、高開口率化をさらに達成できる点で好ましい。

【0013】前記容量電極の一部が前記溝の内面に形成されるとともに前記列選択線と互いに絶縁性を保ちながら平面上は重なるように形成されてなり、かつ、前記補助容量が前記行選択線以外の共通配線に接続されうる。

【0014】前記溝の内面に形成される前記容量電極の一部の膜厚が500～3000Åであることが電気的特性を確保しつつ生産性を向上しうる点で好ましい。

【0015】本発明では、補助容量を構成する容量電極の一部を、絶縁性基板に設けた溝内に形成することによって、構造上は前記容量電極と互いに絶縁性を保ちながら、その上層にあってオーバーラップする列選択線（信号線）との間隔を大きくとることができるために、容量結合を低減するとともに層間短絡を防止することが可能となる。しかも、このような作用はTFTのゲート絶縁膜の膜厚を厚くすることなく、すなわち特性劣化を引き起こすことなく実現される。

## 【0016】

【発明の実施の形態】以下、添付図を参照しつつ、本発

明にかかるアクティブマトリクス型 TFT 液晶表示装置についてさらに詳細に説明する。

【0017】実施の形態1

本発明の一実施の形態にかかるアクティブマトリクス型 TFT 液晶表示装置について説明する。本発明にかかるアクティブマトリクス型 TFT 液晶表示装置も、主として、絶縁性基板、対向基板、および両基板によって挟持される液晶層からなり、絶縁性基板上には行選択線である複数の走査線と、列選択線である複数の信号線とが、互いに絶縁性を保ちながら交差して交点を形成するようにそれぞれ複数本ずつ互いに平行に配設され、交点部分に画素ごとに1個ずつスイッチング素子である TFT が設けられている。また、走査線と信号線とによって区切られる複数個の画素がマトリクス状に配設されて表示領域とされており、絶縁性基板上の表示領域の周辺部には、入力端子や補修用配線などが設けられている。補修用配線は表示領域を周回するようにして設けられている。また、対向基板上には、対向電極、カラーフィルタやブラックマトリクスが設けられている。

【0018】図1は、本発明の一実施の形態にかかる TFT 液晶表示装置の1画素を中心に示した説明図であり、図1(a)は、平面説明図であり、図1(b)は図1(a)中に示したA-A線における断面説明図である。図1において、101は絶縁性基板としてのガラス基板であり、103は溝であり、107は補助容量であり、108は表示電極であり、111は列選択線としての信号線であり、112は行選択線としてのゲート配線であり、113はソース電極であり、114はドレイン電極であり、115は容量電極であり、121は容量電極パターンであり、131は第1層間絶縁膜であり、132は第2層間絶縁膜である。液晶層は、第1層間絶縁膜を介して絶縁性基板の上方に設けられる表示電極と、絶縁性基板に対向して設けられる対向基板の絶縁性基板側の表面に形成される共通電極とのあいだに挟持される。

【0019】図1に示すように、絶縁性基板としてのガラス基板上に第1層間絶縁膜が設けられており、該第1層間絶縁膜上に、画素ごとに表示電極が設けられている。また、表示電極は、ドレイン電極を介して、行選択線であるゲート配線に接続されている。

【0020】このような本発明の実施の形態1にかかる TFT 液晶表示装置の電気的等価回路は図3に示した従来例と同一である。したがって、基本的な動作については従来例の説明と同様であるので省略する。

【0021】従来の一般的なアクティブマトリクス型 TFT 液晶表示装置と異なる点について説明する。従来は、容量電極は、表示電極の一部、すなわち、表示電極の4辺のうち、表示電極がドレイン電極と接続される辺以外の3辺の辺縁部の領域(図1(a)で「U」の字型に実線と破線とで区切られた領域)に対向するように、

かつ、表示電極とのあいだで補助容量を形成するようにガラス基板上に設けられている。

【0022】本発明においては、容量電極の一部すなわち、信号線と平面上は重なる箇所の容量電極が、絶縁性基板すなわちガラス基板の上面に、この上面に垂直な方向に形成された凹部すなわち溝103の内面に形成される。ここで「平面上は重なる」とは、ガラス基板101上の所定の箇所に容量電極が形成されており、この容量電極およびガラス基板を覆って第1層間絶縁膜131および第2層間絶縁膜132が形成され、さらにこの第2層間絶縁膜132の上面に信号線111が形成されるので、ガラス基板上で信号線111は、ガラス基板101に接することなくこれら2つの層間絶縁膜の膜厚分だけ高い位置にあることを意味する。このようにして、第1層間絶縁膜131および第2層間絶縁膜132を介することによって、溝の内面に形成された容量電極の一部が、信号線(列選択線)と互いに絶縁性を保っている。したがって、信号線111はこれら2つの層間絶縁膜によって他の部分とも絶縁性を保っていることをも意味する。前述したような、「平面上は重なる」箇所を、説明のため、図1(a)中にハッチングにて示した。

【0023】このような溝103および溝130の内面に形成する容量電極は、たとえば、つきのようにして形成することができる。まず、ガラス基板上の所望の箇所すなわち、容量電極の一部が、信号線と平面上は重なる箇所をエッティングによって凹状に溝にする。このとき、信号線と容量電極との間隔を大きくして容量結合を低減するためには、溝103の深さは深い方が好ましいが、深くしすぎると次工程以降での成膜不良などが発生することがあるので、成膜不良が発生しない深さに定める必要がある。そののち、ゲート配線と容量電極パターンを形成するために、前記ガラス基板の表面および前記溝の内面に金属膜をスパッタリングなどで成膜してバーニングする。溝の内面に形成する容量電極の膜厚は500~3000Åとすることができる。容量電極の膜厚は信号線と容量電極との間隔を大きくするためには、薄い方が好ましいが、薄すぎると断線することがあり、また断線しないまでも抵抗の増加による動作不良が発生することがあるので、前述の範囲が好ましい。前記金属膜に用いる金属材料としてはアルミニウム、アルミニウム合金、クロム、およびモリブデンならびにそれらの合金などがあげられる。つぎに、シリコン窒化膜などをCVD法により形成して前記溝内を埋めるとともにTFT部のゲート絶縁膜にもなる第1層間絶縁膜層を形成する。以下の工程は従来と同様に表示電極および第2層間絶縁膜などを形成する。図1(b)と、従来例を示した図5において、信号線と容量電極との間隔dを比較すると、明らかに図1(b)において溝の深さの分だけ間隔が大きくなる。したがって容量成分を低減できるうえに、層間短絡に対するマージンも拡大する。

## 【0024】実施の形態2

図2は、本発明の他の実施の形態にかかわるアクティブマトリクス型TFT液晶表示装置の1画素を中心に示した説明図であり、図2(a)は、平面説明図であり、図2(b)は、図2(a)中に示したA-A線における断面説明図である。図2において、104は溝であり、109は補助容量であり、110は表示電極であり、116は容量電極であり、122は容量電極パターンであり、133は第1層間絶縁膜であり、134は第2層間絶縁膜であり、その他、図1に示した部分と同一の部分には図1と同一の符号を付して示した。本実施の形態においても、容量電極の一部すなわち、信号線と平面上は重なる箇所の容量電極がガラス基板の上面に、この上面に垂直な方向に形成された凹部すなわち溝104の内面に形成されるが、本実施の形態においては、図2(a)に示すように、容量電極のパターンを信号線の長さ方向に延長するように変更し、信号線の下部にまで拡大して容量電極を配置することにより、信号線と容量電極とのあいだの重なり部分を増やし、スペースであった部分をなくして遮光効果を高める構造とされる。第1層間絶縁膜133および第2層間絶縁膜134を介することによって、溝の内面に形成された容量電極の一部が、信号線(列選択線)と互いに絶縁性を保っている点は、実施の形態1のばあいと同じである。このばあい従来構造では、図2(a)のハッチングで示す箇所の容量負荷が急増するが、この実施の形態では図2(b)に示すように、対応する容量電極を溝104の内面に形成することによって、信号線と容量電極との間隔dを溝の深さの分だけ従来構造よりも大きくすることができる。溝の部分の形成方法は、実施の形態1と同様である。

## 【0025】実施の形態3

前記実施の形態1および2では、補助容量を構成する容量電極のパターンを共通に接続したばあいを示したが、容量電極が前段の行選択線に接続されているばあい(図示せず)もある。容量電極のパターンを変更して前段の行選択線に接続することの他は、実施の形態1および実施の形態2のうちいずれか一方と同様の構成とすることができます。前段とは、図3に示した行選択制御回路1が複数の走査線3に対して順次、ゲート選択パルスを印加するときの順にしたがって、1つ前の走査線にかかわる画素の行をいう。図2に示された表示電極からいえば、容量電極側に隣接する画素の行が前段ということになる。このように容量電極を前段に接続するばあいは、容量電極の一部を前段の行選択線と共通にする構造とするばあいである。前記実施の形態2に対応する構造のばあいは、高開口率化のためにとくに効果がえられる。

【0026】また前記実施の形態2では、第2層間絶縁膜を形成するばあいを示したが、この第2層間絶縁膜がなく信号線と表示電極が同層で第1層間絶縁膜上に形成されるばあいにおいても、本発明は有効であり、より大

きな効果をうることができる。

## 【0027】実施の形態4

前記実施の形態3では、補助容量を構成する容量電極のパターンを変更して前段に接続するばあいを示したが、本実施の形態においては容量電極は行選択線以外の共通配線に接続される。容量電極のパターンを変更して、行選択線以外の共通配線に接続するとの他は、実施の形態1および実施の形態2のうちいずれか一方と同様の構成とすることができます。共通配線とは、絶縁性基板上の表示領域の周辺部に設けられ、かつ、電気的には対向基板上に設けられている対向電極の共通電位に接続される配線であり、行選択線および補修用配線が、共通電位に接続されている共通配線である。本実施の形態においては、容量電極のパターン(表示領域の周辺部への引き出し部分のパターン)を変更して、行選択線以外の共通配線、すなわち、補修用配線に容量電極を接続する。この補修用配線は、行選択線の断線が発生したばあいに、断線した行選択線の救済のためにガラス基板の周辺部に設けられているものであり、容量電極を補修用配線に接続することができる。このように容量電極を補修用配線に接続することによっても遮光性を維持しつつ、列配線と容量電極間の容量結合低減を実現し、容量電極の容量が行選択線ごとにばらつくばらつきを低減することができる。

## 【0028】

【発明の効果】本発明にかかわるTFT液晶表示装置は、絶縁性基板上に複数の行選択線および複数の列選択線が互いに絶縁性を保ちながら交差させられて配設されており、1画素ごとに絶縁膜を介してスイッチング素子と表示電極とが設けられており、さらに該表示電極の一部に対向して補助容量を形成する容量電極が設けられており、前記表示電極と、前記絶縁性基板に対向に設けられる対向基板の前記絶縁性基板側の表面に形成される共通電極とのあいだに液晶層が挟持されてなるアクティブマトリクス型TFT液晶表示装置において、前記容量電極の一部が前記絶縁性基板の上面に、該上面に垂直な方向に形成された溝の内面に形成されてなるため、構造上は前記容量電極と互いに絶縁性を保ちながら、上層にあって、かつ、オーバーラップする列選択線(信号線)との間隔を大きくとることができ、容量結合を低減するとともに層間短絡を防止することが可能となる。しかも、このような効果はTFTのゲート絶縁膜の膜厚を厚くすることなく、すなわち特性劣化を引き起こすことなく実現することができる。

## 【図面の簡単な説明】

【図1】本発明の一実施の形態にかかわるTFT液晶表示装置の説明図である。

【図2】本発明の他の実施の形態にかかわるTFT液晶表示装置の説明図である。

【図3】従来例として示した一般的なアクティブマトリ

クス型 TFT 液晶表示装置の電気的等価回路図である。  
【図 4】従来の TFT 液晶表示装置の平面説明図である。

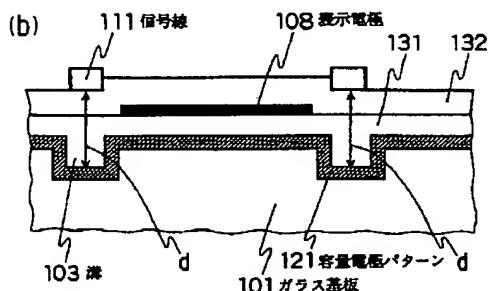
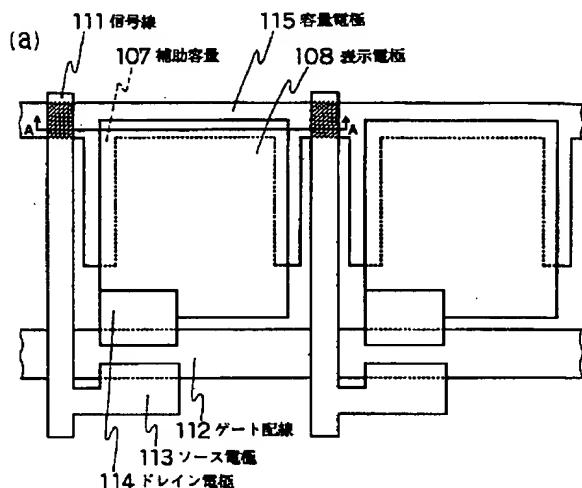
【図 5】従来の TFT 液晶表示装置の断面説明図である。

【符号の説明】

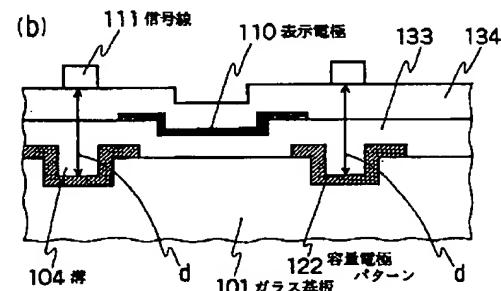
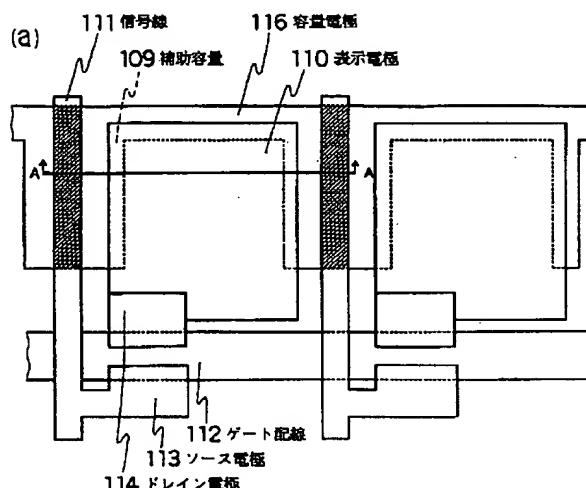
- \* 103、104 溝
- 101 ガラス基板
- 107、109 補助容量
- 108、110 表示電極
- 111 信号線
- \* 112 ゲート配線

\* 111 信号線  
112 ゲート配線

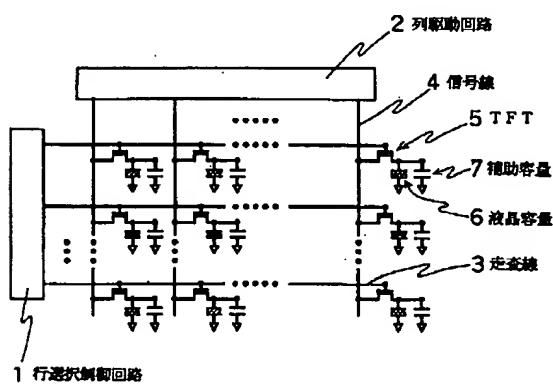
【図 1】



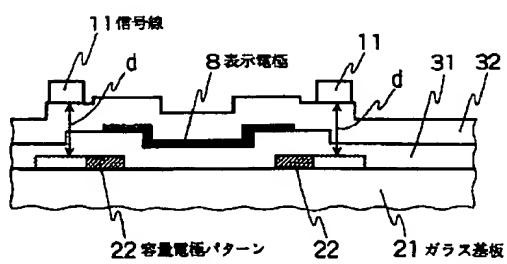
【図 2】



【図 3】



【図 5】



【図4】

